

提出日 2026 年 10 月 06 日

2026 年度 電子制御工学科 3 年

電子制御工学実験 1 レポート

課題記号 T-3

実験テーマ名 トランジスタの特性

提出者： 実験班 4 班 名列番号 15 氏名 柴田健琉

共同実験者： (1) 後藤晃大 (2) 佐藤暖斗
(3) 高橋健太

実験実施日： 1. 2026 年 07 月 23 日
2. 2026 年 09 月 29 日

1 実験目的

今回の実験では代表的な 3 端子半導体素子の特性とその測定方法を確認するために行った。

2 理論

2.1 トランジスタ

トランジスタは電気を用いて電流を制御する素子である。トランジスタは大きく分けて 2 種類ある: バイポーラジャンクショントランジスタ (BJT) と電界効果トランジスタ (FET) である。しかし、単にトランジスタと呼ぶ場合は大抵 BJT のことである。

BJT には 3 つの端子があり、それぞれコレクタ (C)、エミッタ (E)、ベース (B) と呼ばれている。BJT には 2 種類あり、コレクタ・ベース・エミッタの順で使用されている半導体の形によって npn 形と pnp 形に分けられる。ベースには薄い半導体を、コレクタとエミッタにはベースと対となる形の半導体を使用してベースを挟み込むように配置されている。npn 形はベース-エミッタ間に順電圧を、pnp 形には逆電圧を掛けることでコレクタ-エミッタ間に電流が流れる。このベースに流れる電流を変化させることでコレクタ-エミッタ間の電流を制御することができる¹⁾。

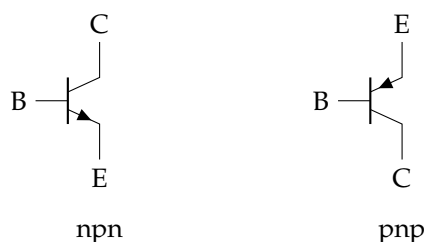


Fig. 2-1: Symbols of BJT

2.2 MOSFET

電界効果トランジスタ (FET) は BJT と同じく 3 つの端子を持つ素子であり、端子の名称はドレイン (D)、ソース (S)、ゲート (G) となる。FET には接合形と MOS(Metal Oxide Semiconductor, 酸化金属半導体) の 2 種類あるがここではより一般的に使用されている MOSFET を説明する。

MOSFET はドレイン・ソースに使用する半導体の形によって N チャネルと P チャネルに分けることができ、更にゲートに使用される半導体の性質によって、エンハンスメント形とデプレッション形がある。エンハンスメント形では N チャネルのゲート-ソース間には順電圧を、P チャネルのには逆電圧を掛けることで素子が活性される。デプレッション形ではそれぞれのチャネルでの動作が逆となる。このゲート-ソース間の電圧を変化させることでドレイン-ソース間に流れる電流を制御することができる¹⁾。



Fig. 2-2: Symbols of Enhancement MOSFET

3 実験条件・実験手順

3.1 実験器具

- ADALM2000
- Scopy を導入した PC
- 抵抗器 ($100\ \Omega$, $10\ \text{k}\Omega$, $100\ \text{k}\Omega$)
- N チャンネル MOSFET (MTA100N10KRI3)
- NPN BJT (2SC1815L-GR-T92)
- ブレッドボード
- ジャンパーワイヤ複数

3.2 実験 1

ADALM2000 の波形生成機能と直流電圧源とオシロスコープを用いて MOSFET のドレイン電流とゲート-ソース間電圧の関係を調べる. Fig. 3-1 の回路をブレッドボード上で作成し, $100\ \text{Hz}$, $2.5\ \text{V}_{\text{pp}}$, 直流成分 $1.25\ \text{V}$ の三角波を MOSFET のゲートに入力し, ショット抵抗を用いて電流を測定する. なお, MOSFET のドレインには $5\ \text{V}$ の定電圧を印加した. オシロスコープでは縦軸がショット抵抗両端の電圧, 横軸がゲート-ソース間電圧であるような XY プロットとして表示させた.

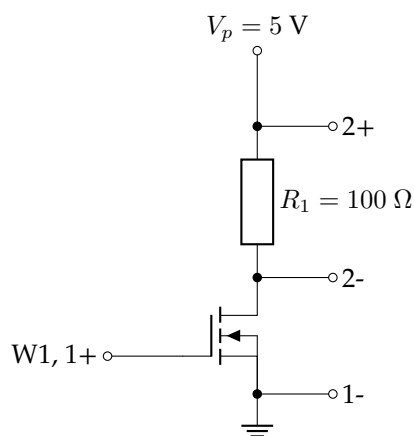


Fig. 3-1: Circuit Diagram for Experiment 1

3.3 実験 2

ADALM2000 の波形生成機能とオシロスコープを用いて NPN トランジスタのコレクタ電流とコレクタ-エミッタ間電圧の関係を調べる. Fig. 3-2 の回路をブレッドボード上で組む. 0.6 V から 4.6 V までが 1 V 間隔であるような階段上の波形をベースに入力し, それぞれの段でコレクタ電圧 0 V から 5 V まで走査させるような三角波を入力する. ショット抵抗でコレクタ電流を測定し, 同時にコレクタ-エミッタ間電圧を測定する. オシロスコープでは縦軸がショット抵抗両端の電圧, 横軸がコレクタ-エミッタ間電圧であるような XY プロットとして表示させた.

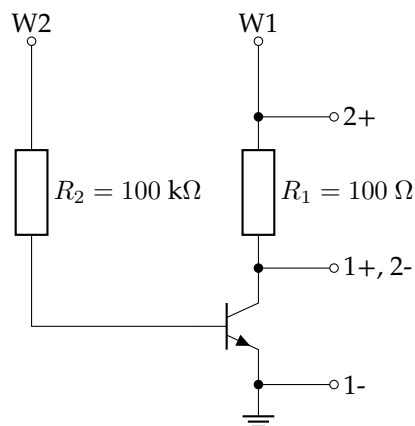


Fig. 3-2: Circuit Diagram for Experiment 2

4 実験結果

4.1 実験 1

1.2 V 付近で電流が急激に流れ始め, 1.8 V 付近で電流の増加が頭打ちとなった.

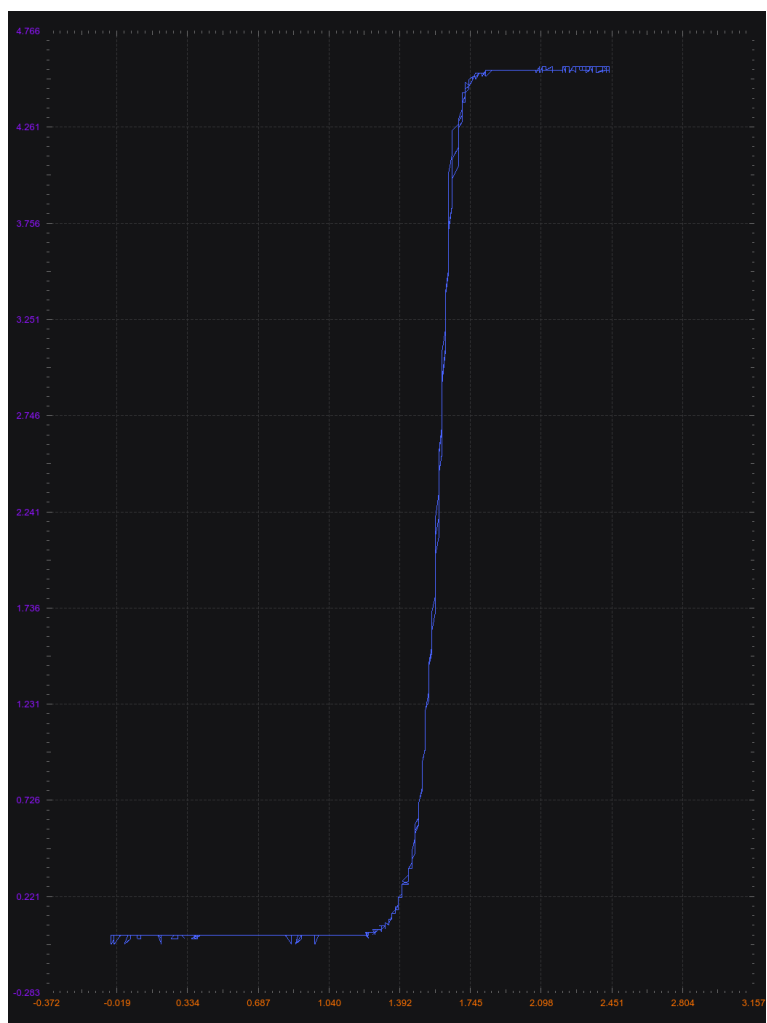


Fig. 4-1: I_D vs. V_{GS} of Experiment 1

4.2 実験 2

複数電圧での電流特性が重ね合わさった波形が出力された. 波形にはノイズが多少乗っているがそれぞれ, 急激な電流変化の後に変化が緩やかになった.

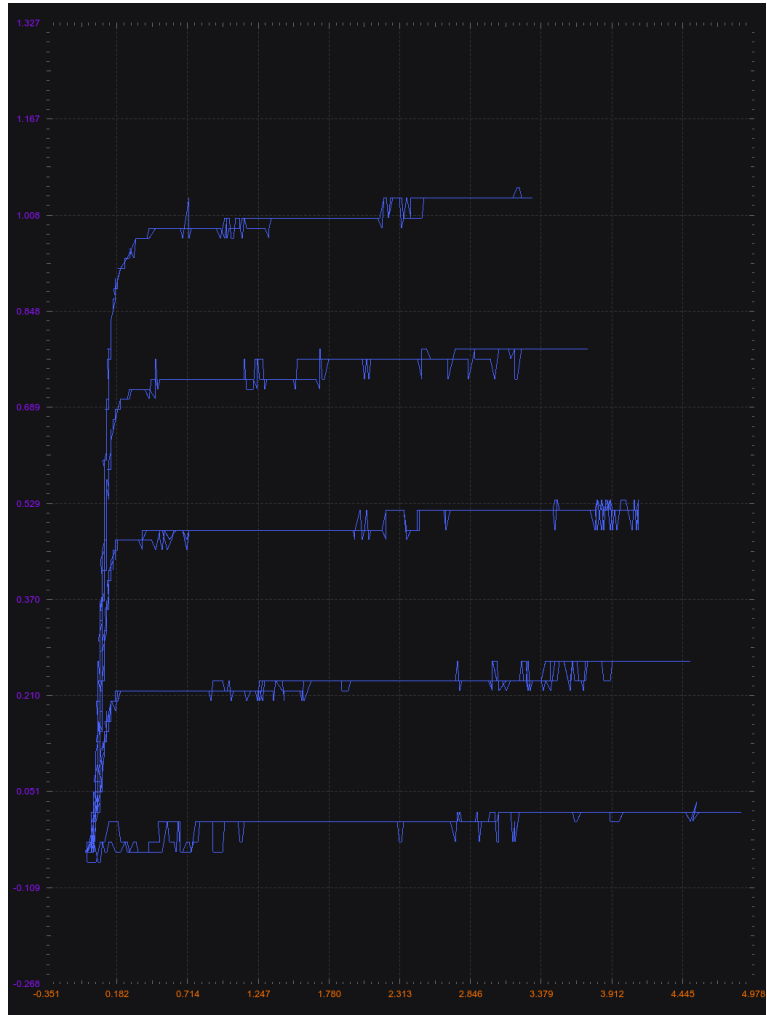


Fig. 4-2: I_C vs. V_{CE} of Experiment 2

5 考察

5.1 実験 1

Fig. 4-1 によると, $V_{GS} = 1.82$ V 付近で定電流となった. これは, この MOSFET の閾値電圧 $V_{GS(th)}$ の 0.6 V から 2.2 V の範囲に収まっている²⁾.

データシートの I_D vs. V_{DS} グラフによると, $V_{GS} = 2.5$ V, $V_{DS} = 5.0$ V では約 7.5 A 流すことが出来るがあるが²⁾, Fig. 4-1 では 45.64 mA しか流れていない. これは, シャント抵抗が電流を制限してしまっているのが原因だと考えられる. オームの法則により $V_{DS} = R_1 I_D$ となり, $5 = 100 I_D$ なので, 最大の I_D は 50 mA となっている.

MOSFET を用いた増幅回路はゲートに直流のバイアス電圧を掛け, 交流の信号を乗せることで電流を増幅することが出来る. その電流をドレインに接続した抵抗を用いて電圧降下を発生させる事で電圧増幅を行う.

この時, g_m を相互コンダクタンス, Z_o を出力インピーダンスとすると電圧増幅度は Eq. (5-1) となる³⁾.

$$A_v = g_m Z_o \quad (5-1)$$

バイアス電圧とドレイン抵抗を上手に設計できれば, ある程度の利得を確保できる. 例えば, Fig. 4-1 でゲート-ソース間に約 1.57 V を掛け, そこに 0.1 V の振幅を持つ交流信号を乗せるとドレイン電流は約 4.74 mA から約 40.1 mA の範囲で変化する. データシートによると, 相互コンダクタンスは 6 S であるので, 出力インピーダンスを低くする事が出来る. また, MOSFET は電圧制御形なのでバイアス電圧を作り出す分圧抵抗の値を大きくすることが出来る.

5.2 実験 2

実験では階段状の電圧波形をベースに入力した. この時流れる電流はオームの法則により $I_B = \frac{V_B}{R_2}$ となる. よって, $V_B = 0.6, 1.6, 2.6, 3.6, 4.6$ [V] ではそれぞれ, $I_B = 6.0, 16, 26, 36, 46$ [μ A] となる. また, Fig. 4-2 からそれぞれのベース電圧での飽和電流を概算すると, $I_{D(sat)} = 0.03, 2.26, 4.82, 7.37, 9.92$ [mA] となった.

これらの値から電流利得を計算するとそれぞれ, $\beta = 5.00, 141, 185, 205, 216$ となった. $V_B = 0.6$ V での利得が他より小さいのは素子が完全に活性していないためだと思われる. それ以外はデータシートに記載されている $70 \leq h_{FE} \leq 700$ の範囲内となった⁴⁾.

コレクタ-ベース間電圧を増加させるとトランジスタ内の p-n 接合に逆電圧を印加する際に発生する空乏層の幅が増加する. これにより, 元々幅が狭いベースの n 形・p 形半導体を更に狭くし, コレクタ-エミッタ間の電流がより流れやすくなり, 電流利得が上昇する.

この現象はアーリー効果と呼ばれ, 電流利得の増加の度合いを示す指標としてアーリー電圧がある. アーリー電圧が高ければ高いほどコレクタ電圧の増加による利得の変化が少なくなる. アーリー電圧はあるベース電流における $I_C - V_{CE}$ 特性の電流飽和領域での 1 次近似式の根の絶対値として求められる⁵⁾.

Fig. 4-2 を例にとると, 電流飽和領域での 1 次近似式は Eq. (5-2) となる.

$$f(x) = \frac{i_2 - i_1}{v_2 - v_1}(x - v_1) + i_1 = \frac{10.4 \text{ mA} - 9.92 \text{ mA}}{3.326 \text{ V} - 0.448 \text{ V}}(x - 0.448 \text{ V}) + 9.92 \text{ mA} \quad (5-2)$$

この式の根の絶対値を求めるとアーリー電圧 Eq. (5-3) が求まる.

$$\begin{aligned} f(x) &= 0 \\ x &= -\frac{i_1(v_2 - v_1)}{i_2 - i_1} + v_0 \\ V_A &= |x| \approx 59478 \text{ [V]} \end{aligned} \quad (5-3)$$

電流利得とアーリー電圧の積をとると 1.285×10^7 程度となった. データシートにはアーリー電圧に関する記載が無かったため, この値から言えることは電流利得は測定範囲内では十分に一定だという事実のみである.

BJT を用いた増幅回路は MOSFET での増幅回路と同様にベースに直流のバイアス電圧を印加し, 交流の信号を入力する. しかし, MOSFET の時とは違い, BJT は電流制御形なので正しくバイアスをかけるには電流に余裕を持たせる必要があるので入力インピーダンスは相対的に低くなる. 電流増幅度は h_{fe} として示され, コレクタ電流 i_c とベース電流 i_b との関係は $i_c = h_{fe}i_b$ と線形性を示す¹⁾.

例えば, $h_{FE} = h_{fe} = 216$ とし, Fig. 4-2 の特性より, 2.313 V を中心に持ってくるようなコレクタ抵抗を適切に設計すれば, $V_{BE} = 2.6$ V を中心とした小さな交流信号を入力すると, 電流は 216 倍, 電圧は 0 から電源電圧まで増幅することが出来る.

6 まとめ

今回の実験で以下の事象・事実を確認した:

- BJT や MOSFET の出力特性は非線形である
- BJT や MOSFET はそれぞれ電流と電圧で信号を増幅出来るような仕組みになっている

参考文献

- [1] 高木 茂考 and 堀桂 太郎. “新訂電子回路概論”. In: 株式会社太洋社, 2025/04, 34–47頁.
- [2] CYStech Electronics Corp. “MTA100N10KRI3”. 2020/04. URL: <https://akizukidenshi.com/goodsaffix/MTA100N10KRI3.pdf> (2026/10/03 参照).
- [3] 高木 茂考 and 堀桂 太郎. “新訂電子回路概論”. In: 株式会社太洋社, 2025/04, 65–115頁.
- [4] UNISONIC TECHNOLOGIES CO. LTD. “2SC1815”. 2021/05. URL: https://akizukidenshi.com/goodsaffix/2SC1815_unisonic.pdf (2026/10/03 参照).
- [5] Betty L. Anderson and Richard L. Anderson. “半導体デバイスの基礎下”. In: trans. by 樺沢 宇紀. .4. シュプリンガー・ジャパン株式会社, 2008/05. 9章.